

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 07086747 A

(43) Date of publication of application: 31.03.95

(51) Int. Cl

H05K 3/46

H01L 23/12

(21) Application number: 05253662

(22) Date of filing: 17.09.93

(71) Applicant: NIPPON CEMENT CO LTD

(72) Inventor: SUGANO OSAMU  
NAKAI KYOICHI  
EZAKI TORU  
TAKAHASHI SHIGERU  
YAMAGISHI SENJO

(54) MANUFACTURE OF CERAMIC MULTILAYER BOARD

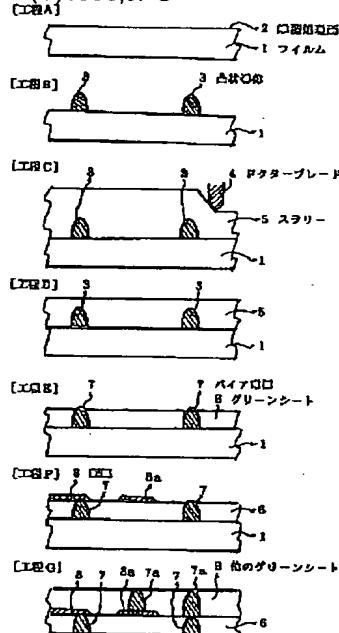
(57) Abstract:

PURPOSE: To make it possible to form small-diameter and fine-pitch vias regardless of the thickness of a green sheet by a method wherein the green sheet, in which projected conductors on a film are buried and are used as via electrodes, is formed.

CONSTITUTION: A mold release processing surface 2 is formed on the upper surface of a PET film 1 using a silicone resin mold release agent. Then, trapezoidal projected conductors 3 are formed on this film 1 using a metal mask. Subsequently, a slurry 5 is formed by painting on the film 1 formed with the conductors 3 using a doctor blade 4. After that, the slurry is dried and a green sheet 6 is formed on the film 1. Then, a wiring 8, which is connected with the via electrode 7 on one side of via electrodes 7, and a wiring 8a, which is required in the following process, are printed on the sheet 6. After the film 1 is separated from the obtained sheet 6, other green sheet 9 having bias electrodes 7a is superposed and pressed on the sheet 6 and the pressed material is subjected to debinder treatment and

is fired to form a ceramic multilayer board.

COPYRIGHT: (C)1995,JPO



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-86747

(43)公開日 平成7年(1995)3月31日

(51)Int.Cl.<sup>6</sup>  
H 05 K 3/46  
H 01 L 23/12

識別記号 H 6921-4E  
N 6921-4E

F I

技術表示箇所

H 01 L 23/12

D

N

審査請求 未請求 請求項の数5 FD (全5頁)

(21)出願番号 特願平5-253662

(22)出願日 平成5年(1993)9月17日

(71)出願人 000004190

日本セメント株式会社

東京都千代田区大手町1丁目6番1号

(72)発明者 菅野 修

東京都三鷹市大沢1-10-18

(72)発明者 中井 恒一

東京都北区浮間1-3-1-512

(72)発明者 江崎 徹

東京都北区浮間1-3-1-315

(72)発明者 高橋 繁

埼玉県志木市柏町6-25-27

(72)発明者 山岸 千丈

東京都杉並区荻窪2-17-4

(74)代理人 弁理士 宮越 典明

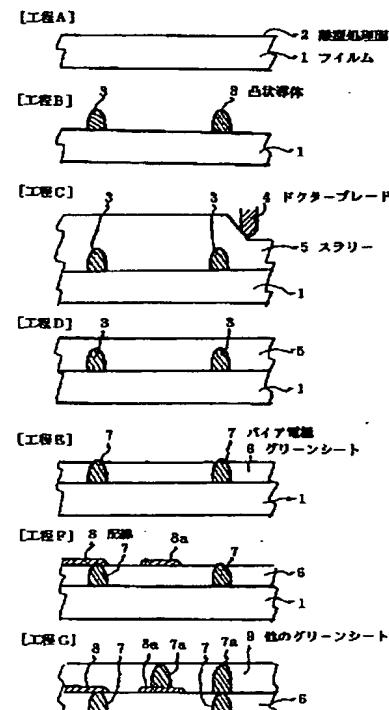
(54)【発明の名称】セラミック多層基板の製造方法

(57)【要約】

【目的】バイア電極形成工程を含むセラミック多層基板の製造方法を提供すること。

【構成】表面に離型処理を施したフィルム1上に凸状導体3を形成し(図1工程A, B)、続いてスラリー5を塗工した後乾燥し(同工程C, D)、凸状導体3を埋め込んでバイア電極7を形成したグリーンシート6を作製する(同工程E)。次に、上記バイア電極7と電気的に接続するための配線8をグリーンシート6上に印刷し(同工程F)、該グリーンシート6をフィルム1より剥離した後、バイア電極7aを有する他のグリーンシート9を積層し(同工程G)、プレス、脱バインダー、焼成してセラミック多層基板を製造する。

【効果】従来法におけるバイアホールを形成してバイア電極を印刷、充填する工程がなくなり、バイア電極の数の増加に影響されることがないので、従来法に比して簡単な工程であって作業時間が短縮でき、しかもグリーンシートの厚さに制限されることなく、小径で微細なピッチのバイアを形成することができる。



## 【特許請求の範囲】

【請求項1】 (1)表面に離型処理を施したフィルム上に凸状導体を形成する工程、  
 (2)前記凸状導体を形成したフィルム上にスラリーを塗工した後乾燥し、該凸状導体を埋め込んでバイア電極を形成したグリーンシートを作製する工程、  
 (3)前記バイア電極と電気的に接続するための配線をグリーンシート上に印刷し、積層、プレス、脱バインダー、焼成する工程、  
 を含むことを特徴とするセラミック多層基板の製造方法。

【請求項2】 前記バイア電極が、グリーンシート上面より0~50μm突き出ていることを特徴とする請求項1記載のセラミック多層基板の製造方法。

【請求項3】 前記グリーンシートが、ドクターブレード法又はスラリーの型枠内への流し込みにより作製されることを特徴とする請求項1又は2記載のセラミック多層基板の製造方法。

【請求項4】 前記凸状導体が、所定形状の貫通孔が形成されたメタルマスクにより印刷、形成されることを特徴とする請求項1、2又は3記載のセラミック多層基板の製造方法。

【請求項5】 上記メタルマスクの貫通孔の形状が、マスク上面の面積が小さく、下面が大きい台形を有することを特徴とする請求項4記載のセラミック多層基板の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、セラミック多層基板の製造方法に関し、特にバイア電極形成の工程を含むセラミック多層基板の製造方法に関する。

## 【0002】

【従来の技術】 従来のバイア電極形成工程を含むセラミック多層基板の製造方法について、図3を参照して説明する。

【0003】 従来のセラミック多層基板の製造方法は、図3(従来法を示すフロー図)に示すように、(1)原料粉をバインダー、溶剤と共に混合してスラリーを作製し、そのスラリーをフィルム上に塗工して乾燥し、グリーンシートを作製する工程、(2)作製したグリーンシートにバイア電極用の孔(バイアホール)を開け、その孔に電極ペーストを印刷充填(吸引充填)してバイア電極を形成する工程、(3)さらにそのバイア電極と接続する内部配線を印刷、形成して積層、プレス、脱バインダー、焼成し、それに外部配線電極を印刷、焼成する工程、により製造するのが一般的であった。

## 【0004】

【発明が解決しようとする課題】 ところで、従来の上記セラミック多層基板の製造方法では、次の(a)~(d)のような欠点、問題点があった。

【0005】 (a)バイアホールをパンチングによって穿孔するため、この孔の数に比例して穿孔する時間がかかるので、パンチングする孔の数が多い場合、長時間を必要とした。

(b)パンチングする孔の径、ピッチ間隔を微少化するためには、グリーンシートの厚さに制限され、グリーンシートを薄くする必要がある。例えば、孔径: 100μm、ピッチ間隔: 250μmの孔を開ける場合、グリーンシートの厚さを150μm以下に薄くする必要があった。

【0006】 (c)導体ペーストのバイアホールへの充填は、シート厚さ/孔径の比に制限されるが、この比は一般的に1.5程度が限度であるため、導体ペーストを充填出来るバイアホールを微少化するには、上記(b)と同じくグリーンシートを薄くする必要があった。(d)孔径が小径の場合、導体ペーストを印刷、充填する時には、吸引しなければ充填がうまくいかず、また吸引して充填しても充填量が一定とならず、ばらついてしまうという欠点があった。

【0007】 本発明は、上述した従来のセラミック多層基板の製造方法が有する(a)~(d)の欠点、問題点に鑑み成されたものであって、その目的は、従来法に比して簡単な工程であって、作業時間が短縮でき、しかもグリーンシートの厚さに制限されることなく、小径で微細なピッチのバイアが製造可能なセラミック多層基板を製造する方法を提供することにある。

## 【0008】

【課題を解決するための手段】 本発明は、上記した目的を達成する手段として、フィルム上に凸状の導体を形成し、この凸状の導体を埋め込んでバイア電極としたグリーンシートを作製することを特徴とするものである。

【0009】 即ち、本発明は、「(1)表面に離型処理を施したフィルム上に凸状導体を形成する工程、(2)前記凸状導体を形成したフィルム上にスラリーを塗工した後乾燥し、該凸状導体を埋め込んでバイア電極を形成したグリーンシートを作製する工程、(3)前記バイア電極と電気的に接続するための配線をグリーンシート上に印刷し、積層、プレス、脱バインダー、焼成する工程、を含むことを特徴とするセラミック多層基板の製造方法。」を要旨とするものである。

## 【0010】

【作用】 本発明は、上記したように、フィルム上に凸状の導体を形成し、この凸状の導体を埋め込んでバイア電極としたグリーンシートを作製することを特徴とするものであるから、従来法におけるバイアホールを形成してバイア電極を印刷、充填する工程がなくなり、従来法で生じる前記したようなバイア電極の数の増加に影響されることがない作用効果が生じる。そして、本発明は、従来法に比して簡単な工程であって、作業時間が短縮でき、しかもグリーンシートの厚さに制限されることがなく、小径で微細なピッチのバイアが製造し得る作用効果

が生じる。

【0011】以下、本発明を詳細に説明すると、本発明では、まず、表面に離型処理を施したフィルム上に凸状の導体を形成する。なお、凸状の導体を形成する箇所は、グリーンシートに形成されるバイア電極の位置に相当する箇所である。次に、この凸状の導体を形成したフィルム上にスラリーを塗工した後乾燥し、凸状の導体を埋め込んでバイア電極を形成したグリーンシートを作製する。

【0012】このフィルムとしては、特に限定するものではないが、PETフィルムやPP(ポリプロピレン)フィルムが好ましく、また、離型剤としては、例えばシリコン系樹脂など任意のものを使用することができる。また、スラリーとしては、グリーンシートを作製することができる自明のもの、例えばアルミナとガラスの粉末に有機バインダー、可塑剤、溶剤を混合してスラリーとしたものを使用することができる。

【0013】本発明において、表面に離型処理を施したフィルム上に形成された凸状の導体としては、出来上がったグリーンシートに埋まつた凸状の導体がバイア電極となるので、そのバイア電極と配線とを接続するためには、凸状の導体がグリーンシートの上面に露出ないしは突き出していることが必要である。従って、凸状導体の突き出し高さは、0~50μmであることが望ましいが、グリーンシートの厚さにより突き出る高さも制限されるので、0~30μmが好ましい。

【0014】また、上記凸状の導体を埋め込むグリーンシートとしては、ドクターブレード法で作製することができるが、この方法以外に、例えば離型処理を施し、凸状の導体を形成したフィルムを型枠内の底部に敷設し、その上にスラリーを流し込んで乾燥した後、脱型し、フィルムを剥離して作製する方法を採用することもできる。

【0015】さらに、本発明において、上記凸状の導体は、導体同士が接触することなく、しかもその一つ一つの高さ及び幅が均一な形状に形成する必要があるため、メタルマスクにより印刷することが好ましい。また、上記凸状の導体は、上面の面積が小さく、下面の面積が大きい台形の貫通孔を有するメタルマスクを用いて、例えばAgペーストを印刷、形成することが好ましい。このような台形の貫通孔を有するメタルマスクを使用することにより、凸状の導体が抜け易く、導体の形状を一定に保つことができる。

【0016】本発明の方法では、上記したように凸状導体を埋め込んでバイア電極を形成したグリーンシートを作製し、続いて、このバイア電極と電気的に接続するための配線を該グリーンシート上に印刷し、フィルムを剥離した後、積層、プレス、脱バインダー、焼成してセラミック多層基板を製造する。なお、本発明の方法において、上記したとおり、フィルムを剥さない状態で「配線

をグリーンシート上に印刷する工程」までを取扱うのが好ましいが、グリーンシートのみでも取扱うこともでき、このフィルムの剥離時点について特に限定するものではない。

【0017】

【実施例】以下、本発明の実施例を挙げ、本発明をより詳細に説明する。

【0018】(実施例1) 図1は、本発明の第1の実施例(実施例1)を示す工程A~Gよりなる製造工程順断面10図である。

【0019】本実施例1は、まず、図1工程Aに示すように、PETフィルム1の上面に、シリコン樹脂系離型剤を用いて離型処理を施し、離型処理面2を形成する。次に、このフィルム1上に、台形形状の貫通孔を有するメタルマスクを用いてAgペーストを印刷した後乾燥し、図1工程Bに示すように、高さ90μmの台形の凸状導体3を形成する。

【0020】続いて、図1工程Cに示すように、凸状導体3を形成したフィルム1上に160μmの目開き(フィルム1との距離)のドクターブレード4を用いてスラリー5(アルミナ及びガラス粉末に有機バインダー、可塑剤、溶剤を混合して得たスラリー5)を塗工し、図1工程Dに示すように、厚さ160μmのスラリー5を形成する。その後、図1工程Eに示すように、該スラリー5を乾燥して厚さ80μmのグリーンシート6をフィルム1上に作製する。この時、凸状導体3(即ち、バイア電極7)は、グリーンシート6の上面より約10μm突出する構造となる(図1工程E参照)。

【0021】次に、図1工程Fに示すように、バイア電極7と接続する配線8及び次の工程Gで形成されるバイア電極7aと接続する配線8aをグリーンシート6上に印刷する。得られたグリーンシート6よりフィルム1を剥離した後、該グリーンシート6上に、図1工程Gに示すように、バイア電極7aを有する他のグリーンシート9(これは、前記工程A~Eと同様に作製したものである。)を重ねてプレスし、脱バインダー、焼成してセラミック多層基板を作製する。

【0022】このようにして得られたセラミック多層基板の両面に外部配線(図示せず)を印刷し、焼成して多40層基板を完成する。なお、本実施例1では、2層を積層した例を示したが、本発明は、この2層からなる積層基板のみに制限されるものではなく、3層以上の多層基板も同様に製造することができ、当然本発明に包含されるものである。

【0023】(実施例2) 図2は、本発明の第2の実施例(実施例2)を示す工程A~Dよりなる製造工程順断面図である。

【0024】本実施例2では、深さ260μmの型枠10を使用する例であって(図2工程A参照)、この型枠10内50に、図2工程Bに示すように、厚さ100μmのフィルム

1 (前記実施例1の工程A、Bと同様に離型処理を施し、高さ90μmの凸状導体3を形成したフィルム1)を敷設する。

【0025】次に、図2工程Cに示すように、型枠10の上端までフィルム1上に前記実施例1と同じスラリー5を流し込み、続いて、図2工程Dに示すように、これを乾燥して厚さ80μmのグリーンシート6を作製する。その後、これを脱型し、前記実施例1における工程F、Gと同一過程を経てセラミック多層基板を製造し、最後に前記実施例1と同様、外部配線を印刷して焼成し、多層基板を完成する。

【0026】

【発明の効果】本発明は、以上詳記したように、フィルム1上に凸状の導体を形成し、この凸状の導体を埋め込んでバイア電極としたグリーンシートを作製することを特徴とするものであるから、従来法におけるバイアホールを形成してバイア電極を印刷、充填する工程がなくなり、従来法で生じる前記したようなバイア電極の数の増加に影響されることがない効果が生じる。そして、本発明は、従来法に比して簡単な工程であって、作業時間が

短縮でき、しかもグリーンシートの厚さに制限されることなく、小径で微細なピッチのバイアが形成し得る効果が生じる。

【図面の簡単な説明】

【図1】本発明の第1の実施例を示す工程A～Gよりなる製造工程順断面図。

【図2】本発明の第2の実施例を示す工程A～Dよりなる製造工程順断面図。

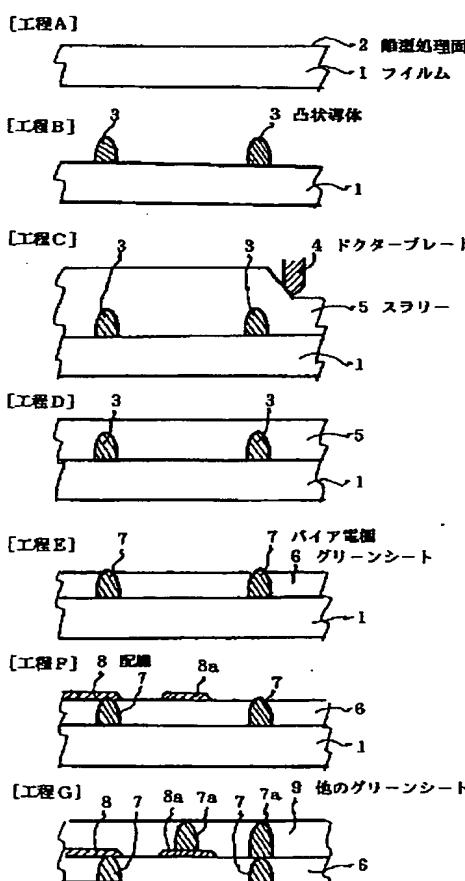
【図3】従来法を示すフロー図。

10 【符号の説明】

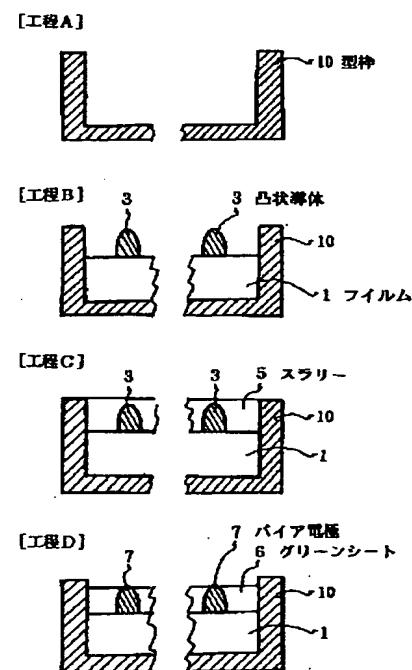
- 1 フィルム
- 2 離型処理面
- 3 凸状導体
- 4 ドクターブレード
- 5 スラリー
- 6 グリーンシート
- 7、7a バイア電極
- 8、8a 配線
- 9 他のグリーンシート

20 10 型枠

【図1】



【図2】



【図3】

